
Caracterización e Impacto del Ruido Digital en el diseño de Circuitos Integrados de modo mixto

Proyecto de Tesis

Miguel Ángel Méndez Villegas

Director: J. Antonio Rubio Solá
Codirector: José Luis González J.
Codirector: Diego Mateo Peña



High Performance Integrated Circuits
Design Group

UNIVERSITAT POLITÈCNICA DE CATALUNYA

Proyecto de Tesis

Contenido

- Introducción
- Estado del Arte
- Objetivos
- Plan de Trabajo
- Cronograma
- Publicaciones



High Performance Integrated Circuits
Design Group

UNIVERSITAT POLITÈCNICA DE CATALUNYA

Proyecto de Tesis 2

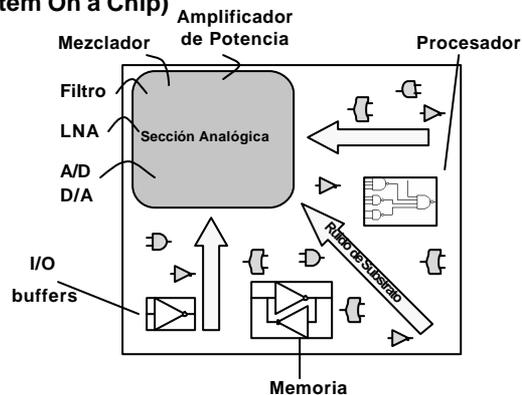
Contenido

- Introducción
- Estado del Arte
- Objetivos
- Plan de Trabajo
- Cronograma
- Publicaciones



Introducción

SOC (System On a Chip)



Bajo costo, tamaño reducido y baja potencia Vs. Degradación de prestaciones
causadas por el ruido digital

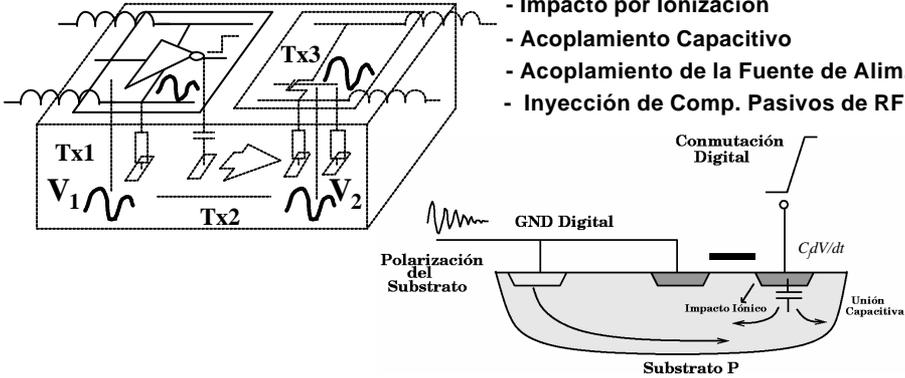


Orígenes del ruido digital

Tx1: Mecanismos de Acoplamiento

Fuentes de Ruido de Substrato:
(Miles de compuertas conmutando)

- Impacto por Ionización
- Acoplamiento Capacitivo
- Acoplamiento de la Fuente de Alim.
- Inyección de Comp. Pasivos de RF

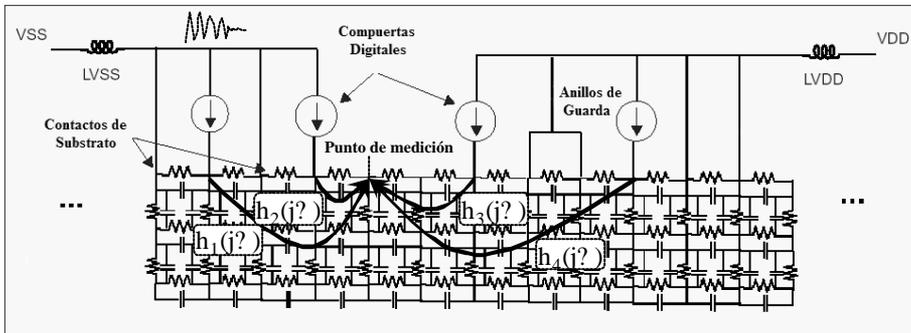


Propagación del Ruido Digital

Tx2: Función de Transferencia (Canal de transmisión)

$$S_{yy}(w) = H(jw)S_{xx}(w)H^H(jw)$$

$$H(jw) = [h_1(jw)h_2(jw)\dots h_n(jw)]$$

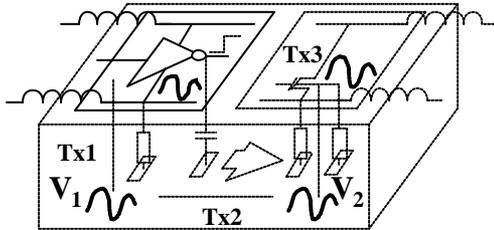


Substrato P+ epi: (Aproximación a un único nodo)

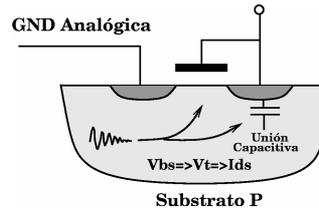


Introducción II: Los orígenes del ruido digital

Tx3: Acoplamiento a nodos sensibles (Componentes Analógicos)



- Efecto de cuerpo en T. CMOS
- Acoplamiento capacitivo:



Prestaciones de circuitos de $RF = F(V_{\text{ruido}})$



Contenido

- Introducción
- Estado del Arte
- Objetivos
- Plan de Trabajo
- Cronograma
- Publicaciones



Estado del Arte: Problemas reportados

- ❑ **Degradación de las prestaciones del circuito**
 - 8-bits, semiflash pipeline video A/D continuó fallando varias especificaciones después de tres iteraciones de diseño. [N. K. Verghese, JSSC, Marzo, 1996]
- ❑ **Separación forzada de circuitos digitales y analógicos en dos chips**
 - En el diseño original, las funciones analógicas y digitales fueron implementadas en un chip, sin embargo para reducir el ruido digital y mejorar el BER fue necesario separar la sección analógica y digital en dos chips. [K. Azadet, ISSCC, 2000]
- ❑ **Predicciones: Altos niveles de ruido digital**
 - La potencia del ruido en el sustrato (~ -10 dBm) es varios ordenes de magnitud mayor que la señal recibida por el receptor GPS (~-130 dBm). [M. Xu, JSSC, Marzo, 2001]



Estado del Arte II: Predicción y Modelado

- ❑ **Determinación de la máxima generación de ruido di/dt**
 - Algoritmo genético que determina la combinación de vectores de entrada que producen máximo ruido. [K. Cheng, T. VLSI, Abril, 2001]
- ❑ **Metodologías HDL para la determinación del ruido de sustrato**
 - Simulaciones digitales que proveen retardos en donde se posiciona la corriente de consumo de compuertas obtenida de librerías precharacterizadas, los elementos parásitos se modelan como redes RLC. [1999; M. Nagata, T. CAD, Junio, 2000]
[1996; Sangiovanni-Vicentelli, T. CAD, Marzo, 1999; 2001]
[2000; H. De Man, JSSC, Agosto, 2002; 2003], etc.



Estado del Arte III: Impacto

- ❑ **Primeras mediciones del contenido espectral del ruido digital**
 - Medición por medio de circuitos sensores. [I. Bolsens, DATE, Junio, 2000]
- ❑ **Impacto del ruido digital en LNAs**
 - Cuando los tonos de ruido tienen gran amplitud obligan al amplificador a funcionar en compresión generando productos de intermodulación que van a la salida y caen en la banda de interés. [M. Xu, JSSC, Marzo, 2001]
- ❑ **Primera clasificación importante del contenido espectral del ruido digital**
 - Espectro discreto y continuo. [R. Frye, P. IEEE, Abril, 2001]
- ❑ **Impacto del ruido digital en Osciladores**
 - Primera aproximación del impacto del ruido en osciladores en anillo. [K. Mayaram, CICC, 2002]



Contenido

- Introducción
- Estado del Arte
- Objetivos
- Plan de Trabajo
- Cronograma
- Publicaciones



Objetivos

❑ Sección Digital:

- Caracterización del ruido digital en el dominio del tiempo y la frecuencia (señal de ruido).
- Método de determinación del espectro del ruido y sus componentes.
- Impacto de la variación de los parámetros de diseño digital en el espectro del ruido.
- Validación teórica de los resultados obtenidos a través de resultados experimentales.



Objetivos II

❑ Sección de Radio Frecuencia (RF):

- Estudio de los mecanismos por los que el ruido digital afecta a los bloques característicos de un cabezal de RF.
- Análisis detallado de los efectos del ruido digital en circuitos mezcladores.
- Comprobación experimental de los resultados teóricos obtenidos.

❑ Obtención de reglas de diseño:

- Obtención de reglas de diseño para circuitos digitales y de RF que permitan minimizar el efecto del ruido digital sobre los bloques de RF.



Contenido

- Introducción
- Objetivos
- Estado del Arte
- Plan de Trabajo
- Cronograma
- Publicaciones



Plan de trabajo

- Caracterización del ruido digital.**
- Efectos del ruido digital en circuitos de RF CMOS.**
- Obtención de reglas de diseño.**



Plan de trabajo

❑ Caracterización del ruido digital

1.1 Estudio de los orígenes del ruido digital.

1.2 Caracterización del ruido en el dominio del tiempo y la frecuencia.

1.2.1 Obtención de las características del espectro.

1.2.2 Método de análisis estadístico.

1.2.3 Método de análisis probabilístico.

1.2.4 Variación de parámetros de diseño digital y su impacto en la alteración del espectro de ruido.

1.3 Obtención de resultados experimentales.



Plan de trabajo

❑ Caracterización del ruido digital

1.1 Estudio de los orígenes del ruido digital.

1.2 Caracterización del ruido en el dominio del tiempo y la frecuencia.

1.2.1 Obtención de las características del espectro.

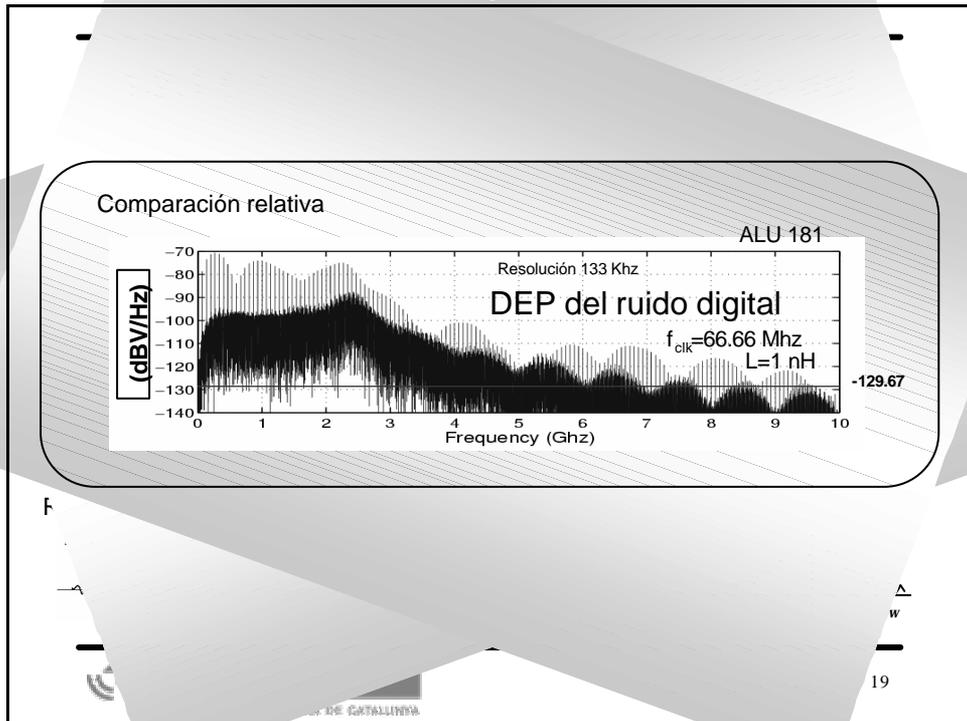
1.2.2 Método de análisis estadístico.

1.2.3 Método de análisis probabilístico.

1.2.4 Variación de parámetros de diseño digital y su impacto en la alteración del espectro de ruido.

1.3 Obtención de resultados experimentales.





Plan de trabajo

❑ Caracterización del ruido digital

1.1 Estudio de los orígenes del ruido digital.

1.2 Caracterización del ruido en el dominio del tiempo y la frecuencia.

1.2.1 Obtención de las características del espectro.

1.2.2 Método de análisis estadístico.

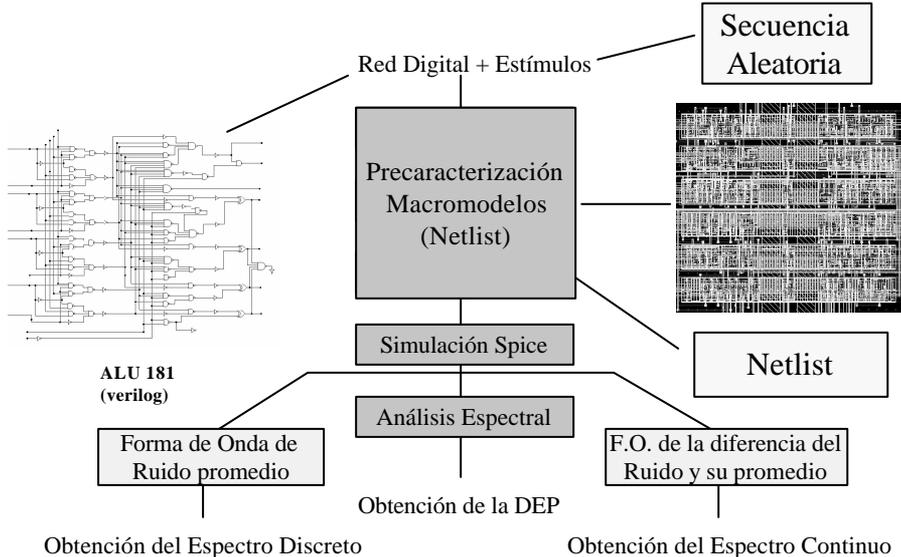
1.2.3 Método de análisis probabilístico.

1.2.4 Variación de parámetros de diseño y su impacto en la alteración del espectro de ruido.

1.3 Obtención de resultados experimentales.



1.2.2 Método Estadístico de obtención de la DEP



Plan de trabajo

❑ Caracterización del ruido digital

1.1 Estudio de los orígenes del ruido digital.

1.2 Caracterización del ruido en el dominio del tiempo y la frecuencia.

1.2.1 Obtención de las características del espectro.

1.2.2 Método de análisis estadístico.

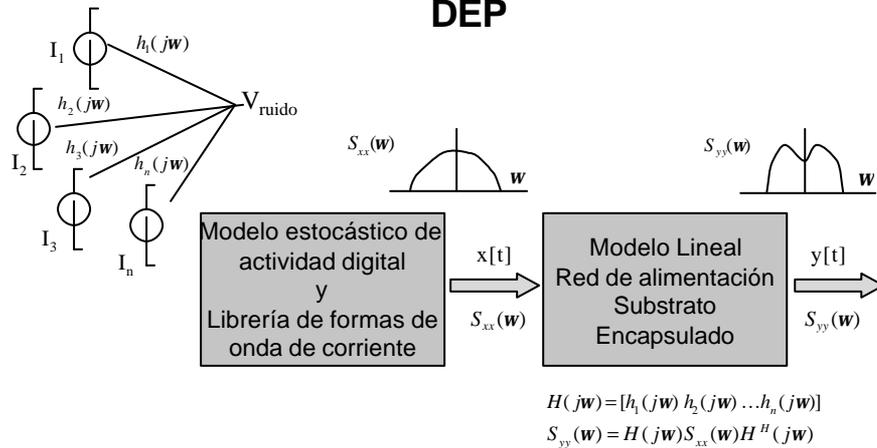
1.2.3 Método de análisis probabilístico.

1.2.4 Variación de parámetros de diseño digital y su impacto en la alteración del espectro de ruido.

1.3 Obtención de resultados experimentales.



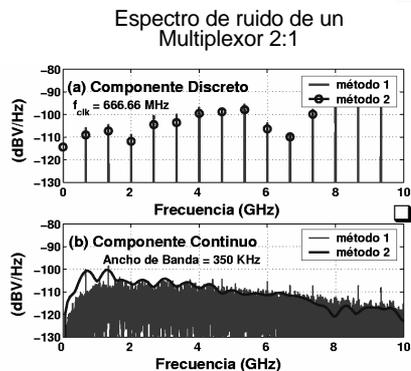
1.2.3 Método Probabilístico de Obtención de la DEP



A. Demir and P. Feldman, "Modeling and simulation of the interference due to digital switching in mixed-signal ICs", IEEE/ACM International Conference on Computer-Aided Design, 1999. Digest of Technical Papers., 7-11 Nov. 1999.



Comparación de los resultados de los métodos



Método 1: Estadístico
Método 2: Probabilístico

Método estadístico:

- Separación de los componentes espectrales del ruido (E. Discreto y E. Continuo)
- Mayor velocidad de tiempo de cómputo con el empleo de macromodelos.

Método probabilístico

- Modelado estocástico de la actividad de conmutación.
- Análisis lineal de las fuentes de ruido.
- Sobredimensiona el problema, para n señales de entrada emplea matrices $2^{2n} \times 2^{2n}$



Plan de trabajo

❑ Caracterización del ruido digital

1.1 Estudio de los orígenes del ruido digital.

1.2 Caracterización del ruido en el dominio del tiempo y la frecuencia.

1.2.1 Obtención de las características del espectro.

1.2.2 Método de análisis estadístico.

1.2.3 Método de análisis probabilístico.

1.2.4 Variación de parámetros de diseño digital y su impacto en la alteración del espectro de ruido.

1.3 Obtención de resultados experimentales.



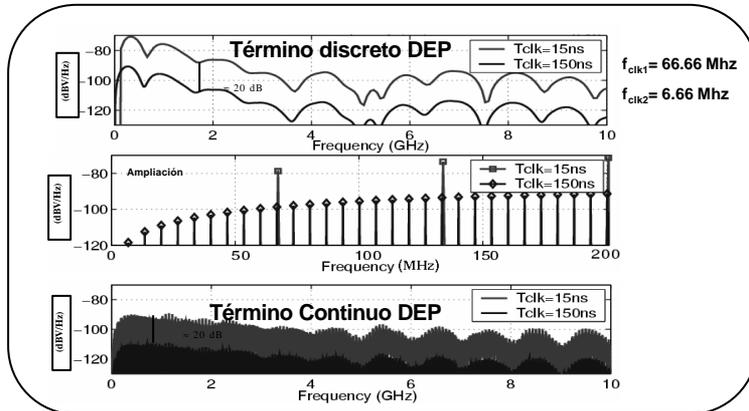
1.2.4 Variación de parámetros de diseño digital y su impacto en el espectro de ruido

- ❑ Frecuencia de la señal de reloj
- ❑ Alternativas de síntesis y topologías
 - Síntesis: Optimización en área y velocidad
 - Topología: Estructuras paralelas y seriales
- ❑ Tecnología y variación de la fuente de alimentación



1.2.4 Caracterización del ruido por variación de parámetros de diseño digital

□ Frecuencia de la señal de reloj



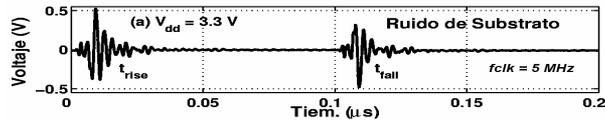
Plan de trabajo

□ Caracterización del ruido digital

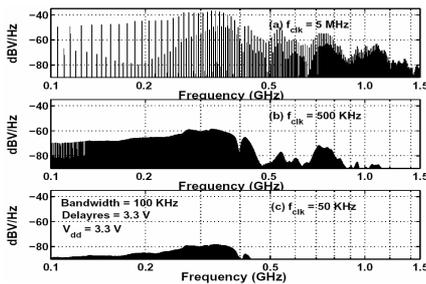
- 1.1 Estudio de los orígenes del ruido digital.
- 1.2 Caracterización del ruido en el dominio del tiempo y la frecuencia.
 - 1.2.1 Obtención de las características del espectro.
 - 1.2.2 Método de análisis estadístico.
 - 1.2.3 Método de análisis probabilístico.
 - 1.2.4 Variación de parámetros de diseño digital y su impacto en la alteración del espectro de ruido.
- 1.3 Obtención de resultados experimentales.



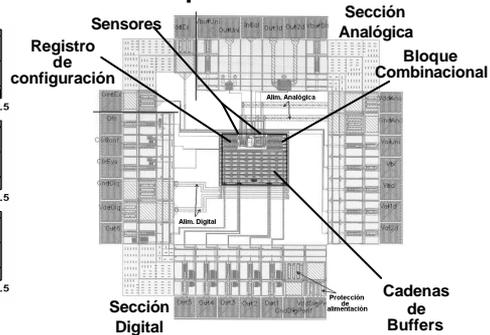
1.3 Obtención de resultados experimentales



Variación de f_{clk}



Chip de Pruebas



Plan de trabajo

□ Efectos del ruido digital en circuitos de RF CMOS

- 2.1 Diseño e implementación de circuitos de RF.
- 2.2 y 2.3 Recopilación del estado del arte del ruido en LNAs y Osciladores.
- 2.4 Impacto del ruido digital en circuitos de RF CMOS con especial énfasis en circuitos mezcladores.
- 2.5 Obtención de resultados experimentales del impacto del ruido de substrato en circuitos mezcladores CMOS.



Plan de trabajo

□ Efectos del ruido digital en circuitos de RF CMOS

- 2.1 Diseño e implementación de circuitos de RF.
- 2.2 y 2.3 Recopilación del estado del arte del ruido en LNAs, Osciladores y PLLs.
- 2.4 Impacto del ruido digital en circuitos de RF CMOS con especial énfasis en circuitos mezcladores.
- 2.5 Obtención de resultados experimentales del impacto del ruido de substrato en circuitos mezcladores CMOS.



Plan de trabajo

□ Efectos del ruido digital en circuitos de RF CMOS

- 2.1 Diseño e implementación de circuitos de RF.
- 2.2 y 2.3 Recopilación del estado del arte del ruido en LNAs, Osciladores y PLLs.
- 2.4 Impacto del ruido digital en circuitos de RF CMOS con especial énfasis en circuitos mezcladores.
- 2.5 Obtención de resultados experimentales del impacto del ruido de substrato en circuitos mezcladores CMOS.



2.2 y 2.3 Recopilación del estado del arte del ruido en LNAs, Osciladores y PLLs

Acoplamientos del Ruido:

- Lineal sin translación de frecuencia, ni dominio (por ejemplo, LNAs no operados en compresión)
- Lineal con translación de frecuencia (por ejemplo, mezcladores).
- No lineal con función de transferencia variante en el tiempo sin cambio de dominio (por ejemplo, en mezcladores).
- No lineal con función de transferencia variante en el tiempo que cambian de dominio (por ejemplo, osciladores, PLLs y Amplificadores de potencia conmutados).



Plan de trabajo

Efectos del ruido digital en circuitos de RF CMOS

- 2.1 Diseño e implementación de circuitos de RF.
- 2.2 y 2.3 Recopilación del estado del arte del ruido en LNAs, Osciladores y PLLs.
- 2.4 Impacto del ruido digital en circuitos de RF CMOS con especial énfasis en circuitos mezcladores.
- 2.5 Obtención de resultados experimentales del impacto del ruido de substrato en circuitos mezcladores CMOS.



2.4 Impacto del ruido digital (caracterización) en circuitos de RF CMOS con énfasis a circuitos mezcladores

Bloques a ser analizados:

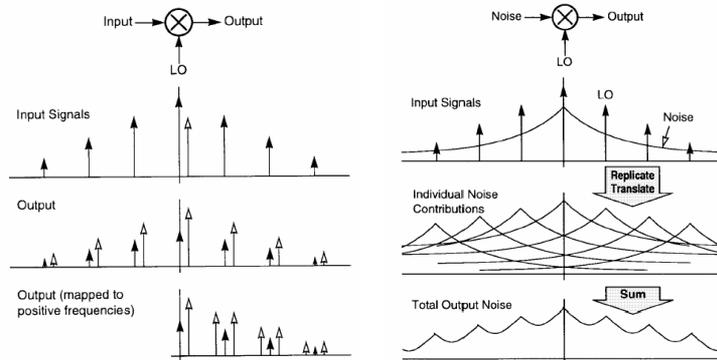
- LNAs
- Osciladores
- Amplificador de Potencia
- **Mezcladores**

A nivel sistema:

- PLL



2.4 Impacto del ruido digital (caracterización) en circuitos de RF CMOS con énfasis en circuitos mezcladores



Plan de trabajo

Efectos del ruido digital en circuitos de RF CMOS

- 2.1 Diseño e implementación de circuitos de RF.
- 2.2 y 2.3 Recopilación del estado del arte del ruido en LNAs, Osciladores y PLLs.
- 2.4 Impacto del ruido digital en circuitos de RF CMOS con especial énfasis en circuitos mezcladores.
- 2.5 Obtención de resultados experimentales del impacto del ruido de substrato en circuitos mezcladores CMOS.



Plan de trabajo

Obtención de reglas de diseño



Contenido

- Introducción
- Objetivos
- Estado del Arte
- Plan de Trabajo
- Cronograma
- Publicaciones



Publicaciones

- M.A. Méndez, J.L. González, and A. Rubio, “**An Approach to the Statistical Characterization of the Switching Noise**”, *Proc. of the XVIII Design of Circuits and Integrated Systems Conference*, Nov. 19-21, 2003.
- M.A. Méndez, J. González, D. Mateo and A. Rubio, “A Statistical-Based Analysis of the Spectral Content of Power Supply Noise in RF Mixed-Signal CMOS Integrated Circuits”, *Internal Report*, 2003.

